

國立聯合大學課程綱要

National United University Course Syllabus

開課學院 (College)	電資學院	開課學系 (Department)	電子工程學系	授課教師 (Instructor)	林昆蔚
授課學期 (Semester)	114 / 2	學分數/時數 (Credits/Hours)	3 / 4	必修/選修 (Required/Elective)	選修
課號 (Course Number)	142EEB0031		先修課程 (Prerequisite Course)	<input type="checkbox"/> 規定先修課程： <input checked="" type="checkbox"/> 建議先修課程：數位邏輯設計	
課程名稱 (Course Name)	中(C)	硬體描述語言與 FPGA 應用實習			
	英(E)	HARDWARE DESCRIPTION LANGUAGE AND FPGA APPLICATION & LAB.			
教科書及參考書 (Textbook & Reference Book)	教科書： 1.Verilog 晶片設計 林灶生 全華圖書 參考書： 1.自編教材 林昆蔚				
教材上網地點 (websites for teaching materials)	<input type="checkbox"/> 無 <input type="checkbox"/> 學校 blackboard <input checked="" type="checkbox"/> 學校聯合數位學園 <input type="checkbox"/> 個人網址：_____				
課程目標 (Course Goal)	1.學習硬體描述語言之基礎程式(電路)撰寫 2.應用 FPGA 完成基礎數位電路之設計				
與基本能力指標之關聯 (Related to Common or Professional Capabilities)	基本能力指標-系(所)專業基本能力(Professional Capabilities) P1 <input checked="" type="checkbox"/> 具備微電子、通訊或資訊三大領域中至少一項專業能力。 P2 <input checked="" type="checkbox"/> 理解電子工程相關數學、基礎科學及工程知識的能力。 P3 <input checked="" type="checkbox"/> 運用電子工程相關知識與工具，發掘、分析與解決問題的能力。 P4 <input checked="" type="checkbox"/> 充實人文素養與工程倫理，進而強化團隊合作之能力。 P5 <input checked="" type="checkbox"/> 培養持續學習的習慣與能力。 P6 <input checked="" type="checkbox"/> 培養具備閱讀電子工程相關英文書籍之能力，進而開拓國際化之視野。				
與 UCAN 共同職能之關聯 (Related to UCAN Common Competency)	U1 <input checked="" type="checkbox"/> 溝通表達(透過口頭、書面等方式，表達自己的想法使他人瞭解，並努力理解他人所傳達的資訊。) U2 <input checked="" type="checkbox"/> 持續學習(了解能力發展的重要性，並能探索、規劃和有效管理自身的能力，並保持繼續成長的企圖心。) U3 <input checked="" type="checkbox"/> 人際互動(依不同情境，運用適當方法及個人風格，與他人互動或共事。) U4 <input checked="" type="checkbox"/> 團隊合作(能積極參與團隊任務，並與團隊成員有良好互動，以共同完成目標。) U5 <input checked="" type="checkbox"/> 問題解決(遇到狀況時能釐清問題，透過系統化的資訊蒐集與分析，提出解決方案。) U6 <input checked="" type="checkbox"/> 創新(在有限的資源下，不侷限既有的工作模式，能夠主動提出新的				

	<p>建議或想法，並落實於工作中。)</p> <p>U7 ■工作責任及紀律(瞭解並執行個人在組織中的責任，遵守組織及專業上對倫理、制度及誠信的要求。)</p> <p>U8 ■資訊科技應用(運用各行業所需的資訊技術工具，有效存取、管理、整合並傳遞訊息。)</p>					
課程大綱 (Course Outline)	<p>1.數位積體電路設計簡介</p> <p>2.FPGA 積體電路設計模擬驗證環境</p> <p>3.測試平台描述與 ModelSim 模擬軟體操作</p> <p>4.Verilog 設計結構</p> <p>5.Verilog 語法之行為層次電路描述及模擬驗證</p> <p>6.Verilog 語法之閘層次電路描述及模擬驗證</p> <p>7.Verilog 語法之組合邏輯電路行為層次電路描述及模擬驗證</p> <p>8.Verilog 語法之序向邏輯電路行為層次電路描述及模擬驗證</p> <p>9.實務設計</p>					
每週進度 (Course Schedule)	週別	進 度	對應基本能力	週別	進 度	對應基本能力
	一	設計流程	P1~P6	十	組合邏輯電路	P1~P6
	二	FPGA 架構	P1~P6	十一	組合邏輯電路	P1~P6
	三	整合環境軟體	P1~P6	十二	序向邏輯電路	P1~P6
	四	模擬驗證軟體	P1~P6	十三	序向邏輯電路	P1~P6
	五	設計結構	P1~P6	十四	實務設計	P1~P6
	六	閘層次電路	P1~P6	十五	實務設計	P1~P6
	七	閘層次電路	P1~P6	十六	實務設計	P1~P6
	八	行為層次電路描述	P1~P6	十七	期末測驗	P1~P6
	九	行為層次電路描述	P1~P6	十八	期末測驗	P1~P6
教學方法 (Classroom Tasks)	<p>1.投影片講述及板書講述</p> <p>2.模擬驗證及 FPGA 實作驗證</p>					
評分方式 (Grading)	<p>1.實驗驗收 70%</p> <p>2.期末測驗 30%</p>					
上課規範 (classroom rules)	無特殊規範					

聯絡資訊 (contact info)	課業輔導時間 (office hours) : 研究室電話 : e-mail :
本課程可應用 之相關產業 (Applications)	數位積體電路設計
授課教師開設 本門課程之背 景 (Professional background)	<input checked="" type="checkbox"/> 學位專長 : (<input checked="" type="checkbox"/> 大學主修 <input type="checkbox"/> 大學輔系或學程 <input type="checkbox"/> 研究所主修) <input checked="" type="checkbox"/> 研究專長 : 數位電路設計與驗證 <input type="checkbox"/> 實務專長 : (<input type="checkbox"/> 證照 <input type="checkbox"/> 工作經驗) <input type="checkbox"/> 其他 :

<請遵守智慧財產權，勿非法影印>